



جدول الدروس الاسبوعي

الاسم	م.م صلاح مرتضى شاهين				
البريد الالكتروني	salah.m.shaheen@sa-uc.edu.iq				
اسم المادة	تركيب الحاسبة				
الهدف العام للمقرر	1. تعريف الطالب بالدوائر الاساسية في تركيب الحاسبة الالكترونية ودراسة الاجزاء الرئيسية من ذاكرة ووحدات الادخال والاخراج والمعالج الدقيق ودراسة التركيب الداخلي للمعالج والايعاات للمعالج الدقيق 8085. 2. التطبيق العملي في المختبرات للدروس النظرية وحث الطلبة على تطبيقها. 3. مواكبة التطورات الحاصلة في مجال تصميم الحاسوب و استخداماتها وتطبيقاتها العلمية والعملية في مجالات الحياة المختلفة.				
الكتب المنهجية	1. Computer organization: 5 th (fifth) edition by Carl Hamacher, Zvonko G. Vranesic. 2. Computer organization and architecture: design for performance (8 th edition) by William stalling. 3. Computer Organization, By : Carl Hamacher, 5th Edition , McGraw-Hill , NY, USA, 2002.				
تقديرات الفصل	الفصل الدراسي	المختبر	الامتحانات اليومية	المشروع	الامتحان النهائي
	20	10	10	-	60

جمهورية العراق
وزارة التعليم العالي والبحث العلمي
جهاز الاشراف والتقويم العلمي



الجامعة : كلية شط العرب الجامعة
الكلية : كلية شط العرب الجامعة
القسم : هندسة تقنيات الحاسوب
المرحلة : الاولى
اسم المحاضر الثلاثي : صلاح مرتضى شاهين
اللقب العلمي : مدرس مساعد
المؤهل العلمي : ماجستير
مكان العمل : كلية شط العرب الجامعة

جدول الدروس الاسبوعي

الاهداف	المادة العلمية	المادة النظرية	الاسبوع
The ability to apply knowledge of the basic parts of a computer organization, the ability to design, formulate and solve theoretical problems and implement them in practice, the ability to be provided with sufficient information to pursue their scientific qualification, and the ability to work in applied fields.	Introduction to computer systems, Main parts of computer system, Organization and architecture.	Introduction to computer systems, Main parts of computer system, Organization and architecture.	1 st
	Von Neumann architecture	Von Neumann architecture	2 nd
	Introduction to the main digital component (registers, buffers, decoder, encoders, multiplexer)	Introduction to the main digital component (registers, buffers, decoder, encoders, multiplexer)	3 rd , 4 th
	Memory hierarchy (internal registers, primary memory, secondary memory, cache memory ...)	Memory hierarchy (internal registers, primary memory, secondary memory, cache memory ...)	5 th , 9 th
	System buses	System buses	10 th
	Memory addressing, Memory organization and expansion	Memory addressing, Memory organization and expansion	11 th
	CPU basic Organization: Arithmetic & logical unit organization (parallel adder cct., subtraction cct., increment & decrement cct., logical cct.)	CPU basic Organization: Arithmetic & logical unit organization (parallel adder cct., subtraction cct., increment & decrement cct., logical cct.)	12 th , 14 th
	CPU basic organization: Control unit	CPU basic organization: Control unit	15 th , 16 th

	organization	organization	
	Input & Output organization (peripherals devices , isolated and memory mapped I /O , data transfer	Input & Output organization (peripherals devices , isolated and memory mapped I /O , data transfer	17 th
	Computer S /W (machine language , assembly language , OS , ...)	Computer S /W (machine language , assembly language , OS , ...)	18 th , 19 th
	Basic concept Idea of microprocessor	Basic concept Idea of microprocessor	20 th
	Introduction to 8085 UP architecture	Introduction to 8085 UP architecture	21 th
	8085 Pin configuration	8085 Pin configuration	22 th
	8085 addressing mode & instruction set	8085 addressing mode & instruction set	23 th , 24 th
	Instruction set group for 8085 , data transfer group , Arithmetic and logic group Branch group instructions for 8085 Stack memory and subroutine	Instruction set group for 8085 , data transfer group , Arithmetic and logic group Branch group instructions for 8085 Stack memory and subroutine	25 th , 26 th
	8085 Assembly Programming I	8085 Assembly Programming I	27 th , 28 th
	8085 Assembly Programming II	8085 Assembly Programming II	29 th , 30 th

توقيع رئيس القسم

توقيع الاستاذ: